



· 学部委员黄昆教授主持 ·

化合物半导体 —绝缘体界面的界面态

(续)

· 何力 ·

三、界面态连续体的动态响应和分布

多年来的大量研究结果表明把界面态处理为局域在半导体界面平面处的经典理论完全不能够解释化合物半导体-绝缘体界面的行为特点,从而使人们逐渐认识到界面态的空间分布特征。图3为半导体界面的能带结构示意图。在实际的*I-S*界面上,界面态是在绝缘体-半导体界面附近,在能量上和空间上的连续分布体(如图中点所示)。这里以*n*型半导体为例,通过绝缘体中的界面态对电子的捕获和发射过程说明界面态动态响应的特点。由于势垒 ΔE_c 的存在,空间分布的界面态与电子的作用只能依量子力学的隧道效应得以进行。我们知道,导带中电子的波函数在绝缘体内

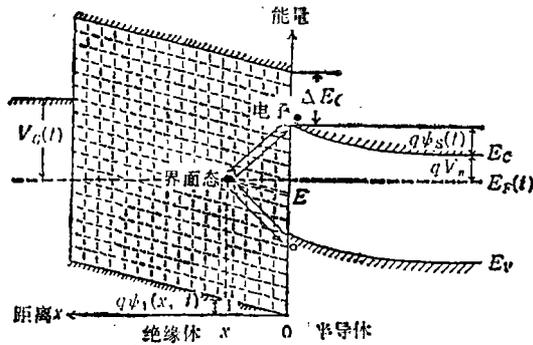


图3 绝缘体-半导体界面模式图。

的“渗入”部分随距离*x*的增大呈指数衰减,总而言之,亦即界面态的捕获截面积 σ_n 变为距离*x*的指数减小型函数:

$$\sigma_n = \sigma_0 \exp(-x/x_0),$$

式中 σ_0 为界面处($x = 0$)的界面态捕获截面积。*x*为隧道衰减距离,它与 $\sqrt{\Delta E_c}$ 成反比。可见,位于*x*处的界面态对电子的捕获和发射几率(或时间常数)是其空间位置*x*的指数函数。界面态对电子的捕获过程是一

个电子从较高能量位置的导带向较低能量位置的界面态的迁移过程,所以可粗略地说电子的捕获几率与界面态的位置无关,仅仅是*x*的函数。不同于捕获过程,界面态对电子的发射过程是电子从较低能量处的界面态向较高能量的导带的迁移过程,因而电子的发射几率依赖于*x*和界面态的能量位置,它既是距离也是能量的指数函数。界面态对空穴的捕获和发射过程也具有相似的情形。界面态的实际响应过程除了要考虑电子和空穴的捕获和发射过程以外,还要考虑空间电场等其它因素的作用。实际的理论解析十分复杂,这里不作介绍。但从上面的简单讨论中可以看出,由于空间分布的界面态和半导体载流子的作用必须依隧道效应,界面态的时间响应常数变为随距离增大而增大的指数函数,导致界面态时间常数分布范围十分大,从纳秒到数十小时数量级。目前的大量理论与实验比较结果证实界面态的空间分布是导致化合物半导体界面MIS电容异常分散的原因。C-V曲线的滞后效应也可通过前面的讨论得到很好的解释。由于图1(a)所示滞后效应, MIS电容量*C*在相同栅压*V_G*下随*V_G*扫描方向的不同而不同。我们知道,*C*的大小反映界面电荷量的多少,从而滞后效应反映出的是界面电荷量在相同*V_G*下随其变化方向的不同而改变。这个现象用界面态局域在界面处($x = 0$)的经典理论是无法理解的,只能从界面态空间分布的概念中得以澄清。电压*V_G*扫描方向的变化必然伴随界面态响应方式的改变。以*n*型半导体为例,当电压由负到正增大时,界面态对电子的捕获过程占支配地位;当电压反方向变化时,电子的发射过程则占主导地位。从前面的讨论中我们知道,界面态对电子的捕获和发射过程存在性质上的差异:即捕获过程不依赖于界面态的能量位置,只与距离*x*有关;而发射过程则同时是距离和能量的函数。正是由于在性质上的这个差异,在相同栅压绝对变化量为 $|\Delta V_G|$ 下,随*V_G*的变化方向不同界面态所捕获或发射的电荷量也不同。由于捕获过程与能量

无关,对应于相同 ΔV_G 在电压增大方向上界面态所捕获的电荷量总大于在电压减小方向上界面态所释放的电荷量,从而引起电容量 c 的不同,导致注入型滞后。可见, $C-V$ 曲线的滞后是界面态空间分布的必然结果。同样, MISFET 的漏极电流随时间漂移也可以从十分大的界面态时间常数上得到很好的说明。

近年来国外的研究小组以各类 III—V 族材料为中心,对用各种介质材料和淀积工艺形成的 MIS 结构进行了大量研究,对 MIS $C-V$ 曲线的滞后及其与测试条件的依赖关系,时间常数的色散, MISFET 漏极电流等进行了大量的理论与实验的比较工作。这些研究表明化合物半导体 $I-S$ 界面的界面态是一个在空间上、能量上的连续分布体。这个连续分布体的动态响应决定了节一中介绍的化合物半导体界面的基本电学特征。研究发现,如果假设界面态按图 4 所示的形状分布,界面 $C-V$ 曲线的滞后以及其复杂的测试条件依赖关系, MIS 电容的频率色散, MISFET 的电流漂移都可以通过计算机模拟的方法得以再现,并与实验结果十分吻合。从而进一步得出:在化合物半导体界面态中不存在“快界面态”和“慢界面态”的区分界限,界面态是一个在空间上、能量上的连续分布体。在空间上界面态密度随离开界面的距离呈指数型衰减,在能量上呈 U 字形分布。界面态由施主型和受主型两类组成。图 4 所示的界面态分布形状与绝缘介质材料,形

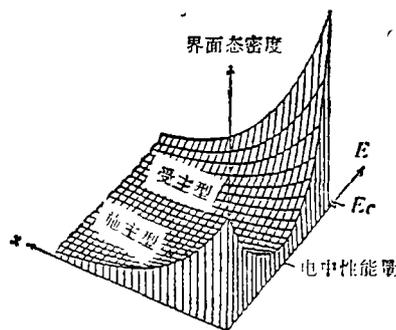


图4 界面态密度分布的模式图。

成工艺无关。界面态在空间上的分布范围, U 字形曲率以及态密度的高低则与界面形成工艺, 绝缘介质的选择密切相关。由此可见, 适当地选择界面工艺及绝缘体材料是抑制界面态的关键。在优化的工艺条件下, 界面态的空间分布范围有可能大大减小, 彻底消除滞后效应, 电流漂移等现象, 将化合物半导体 $I-S$ 界面推向实用化。

四、界面态的抑制

以往, 改善界面性质的研究往往大多集中在从经验上寻找各类绝缘介质以及相应界面形成工艺的最佳组合上。这种经验的尝试方法, 虽然在某些器件上实现了最佳化, 但有很大的局限性, 已经远远不能满足改

善界面性质的要求。要从根本上解决界面问题, 必须在对界面态性质特征的充分认识的基础上, 从界面态的起源中寻找抑制界面态的方法。最近提出的界面控制层(ICL)的新概念引起了人们的普遍关注。我们已经清楚界面态不是局域在 $I-S$ 界面上的能态, 而是在界面附近空间上、能量上分布的连续体。根据“统一DIGS模型”, 界面态连续体起源于界面附近的晶格无序层。ICL的方法就是在界面中插入一层材料, 抑制或缓和界面附近的晶格无序, 从而达到抑制界面态的效果。众所周知, 现在已很成熟的 $Si-SiO_2$ 界面具有非常优良的界面性能。这里 SiO_2 主要有两个作用: (1) SiO_2 膜不造成 Si 晶格无序, 作为 Si 悬挂键的终端给出很好的边界条件; (2) SiO_2 膜具备高绝缘电阻, 耐压等作为绝缘介质的优越性能。但在化合物半导体界面, 往往很难找到类似于 $Si-SiO_2$ 中的 SiO_2 那样兼备良好的界面性能和绝缘性能的材料。解决问题的途径是将上述两个功能分别实现。首先, 在半导体表面上制备界面性能良好的界面控制层, 最大限度地减小半导体晶格无序, 提供优良的边界条件。第二步, 用最大限减小损伤的低温淀积工艺在界面控制层之上制备绝缘介质。这里要求 ICL 必须满足以下条件:

- (a) 能与半导体和外层绝缘介质的化学键匹配
- (b) ICL 本身不能在禁带中导入能态
- (c) 具有很好的化学和热稳定性。

用界面控制层的方法, 国外的一些研究小组在抑制界面态方面做了大量的工作。如在 InP 表面, 先用自身阳极氧化的方法形成自然阳极氧化层, 然后再采用选择腐蚀技术去除氧化层中不能满足上述 ICL 条件的 In_2O_3 成份, 形成以 $In(PO_3)_3$ 为主要成份的界面控制层。绝缘介质用光激励 CVD 淀积 SiO_2 或 Si_3N_4 而成。实验表明, 插入 $In(PO_3)_3$ ICL 后, InP MIS 结构的界面态密度大大降低, MISFET 的电子沟道等效迁移率已经达到 $\sim 3000 \text{cm}^2/\text{V} \cdot \text{s}$ 的较高水平。在 $GaAs, InGaAs$ 表面, 采用准晶格匹配的 SiO_2/Si ICL 也取得了很好的效果。首先, 用分子束外延的方法在半导体表面外延生长 $10-15 \text{\AA}$ 的 Si 超薄层, 然后经对 Si 超薄层在室温下氧化处理, 形成 SiO_2/Si 界面控制层。 SiO_2/Si ICL 的方法尤其对 $InGaAs$ 材料更为有效。插入界面控制层后, $C-V$ 曲线的滞后显著减小, MISFET 电流稳定性大大提高, 由于高密度的界面态而引起的费米能级的钉扎完全消失, 界面态密度的最小值点已降至 $\sim 10^{11} \text{cm}^{-2} \text{eV}^{-1}$ 数量级, 初步实现了对界面态的抑制。可见界面控制层概念的提出为实现抑制界面态, 控制界面性质提供了新的可能性。界面控制层的概念来源于对界面态的起因, 性质及其分布特征的理解, 不再是一种纯粹的经验方法。随着人们对界面态的更加深入的了解, 实现对界面性质的控制已经不再是一个十分遥远的目标。